FPGA RemoteUpdata

used guide

|  |  |  |
| --- | --- | --- |
| 版本 | 日期 | 修订 |
| 1.0 | 2015-9-8 | 黄廉真 |

## 目录

[目录 2](#_Toc468896087)

[一、通用FPGA升级接口 3](#_Toc468896088)

[地址空间&寄存器 3](#_Toc468896089)

[升级原理及流程 3](#_Toc468896090)

# 一、通用FPGA升级接口

不同的应用情况，可能升级的方式会有不同，这里仅考虑通用情况的。该升级模块占用的地址空间大小为256bytes。

## 地址空间&寄存器

|  |  |  |
| --- | --- | --- |
| 地址（short） | 内容 | 备注 |
| 0x0~0x7E | 指令+数据 | 指令数据内容见下文 |
| 0x7F | 写时：  bit0：start（指令启动指令）  bit15~bit1：保留  读时：  bit0：1’b0;  bit1：err 指令执行错误  bit2：finish指令执行完成  bit15~bit3：保留 | 控制状态寄存器 |

## 升级原理及流程

FPGA升级的原理是，FPGA内部实现了几个简单的FLASH操作指令。应用层通过不断地调用这些指令实现FLASH的擦除和写入，从而实现升级。

因此流程，将指令写入指令缓冲区，然后通过控制寄存器执行指令。此时，等待指令执行完成。

它的指令操作流程：先关闭保护，然后擦除FLASH，紧接着写入数据，最后打开写保护，然后重启。

指令会先被存储在指令缓冲区。指令缓冲区的大小为512words，但是由于地址空间仅127words，所以一条指令最长为127words

指令格式如下：

|  |  |  |
| --- | --- | --- |
| 序列 | 内容 | 备注 |
| byte 0 | cmd | CMD\_RD = 0;  CMD\_WR = 1;  CMD\_PROTECT\_ON = 2;  CMD\_PROTECT\_OFF = 3;  CMD\_ERASE = 4; |
| byte1 | addr[7:0] | flash op address |
| byte2 | addr[15:8] |  |
| byte3 | addr[23:16] |  |
| byte4 | len[7:0] | data len |
| byte5 | len[9:8] | 其中如果不是读写操作数据，则len取1。否则正常使用。 |
| byte6~byte8E | 数据 |  |